

⑨ 日本国特許庁(J P)

⑪ 特許出願公開

⑫ 公開特許公報(A)

平2-77138

⑬ Int. Cl.<sup>1</sup>  
H 01 L 21/60

識別記号 庁内整理番号  
3 2 1 E 6918-5F

⑭ 公開 平成2年(1990)3月16日

審査請求 未請求 請求項の数 6 (全22頁)

⑮ 発明の名称 電子部品の接続構造及びそれを用いた電子装置

⑯ 特 願 昭63-210710

⑰ 出 願 昭63(1988)8月26日

優先権主張 ⑱ 昭62(1987)10月28日 ⑲ 日本(J P) ⑳ 特願 昭62-270125

㉑ 発 明 者 野 呂 孝 信 神奈川県横浜市戸塚区吉田町292番地 株式会社日立製作所生産技術研究所内

㉒ 発 明 者 松 本 邦 夫 神奈川県横浜市戸塚区吉田町292番地 株式会社日立製作所生産技術研究所内

㉓ 発 明 者 大 島 宗 夫 神奈川県横浜市戸塚区吉田町292番地 株式会社日立製作所生産技術研究所内

㉔ 出 願 人 株式会社日立製作所 東京都千代田区神田駿河台4丁目6番地

㉕ 代 理 人 弁理士 小川 勝男 外1名

最終頁に続く

明 細 書

1. 発明の名称

電子部品の接続構造及びそれを用いた電子装置

2. 特許請求の範囲

1. 同一平面上に多数の接続端子の設けられた電子部品を、前記接続端子に対応してその接面に設けられた複数の電極を介して電気的に配線基板上に接続する電子部品の接続構造において、水平及び垂直のいずれの方向にも変位可能な電子部品の接続構造。

2. 請求項1記載の電子部品の接続構造において、屈曲ないしは変曲して空間に伸びたマイクロリードの一端をあらかじめ前記配線基板の電極に電気的に接合固定しておき、次いで前記マイクロリードの他端に前記電子部品の接続端子を電気的に接続固定することにより、前記電子部品を前記マイクロリードを介して柔構造に接続することを特徴とする電子部品の接続構造。

3. 請求項1記載の電子部品の接続構造において、前記のマイクロリードの形状はリード断面の垂

直方向の長さは水平方向の長さより短く、水平方向の長さが30～70μmの幅をもつ帯状で、帯状のリードは少なくとも水平方向に屈曲ないしは変曲した形状であることを特徴とする電子部品の接続構造。

4. 電子部品が接続される面に電極群が形成された一層ないしは多層配線構造体からなる配線基板を準備する工程；前記配線基板の電極を除いて全面にリフトオフ材被膜を形成する工程；前記電極上を含み全面にマイクロリード形成用導電膜を設ける工程；次いで前記マイクロリード形成用導電膜上にレジスト膜を形成し、屈曲ないしは変曲したうず巻状のリードパターンマスクを前記電極上にあらかじめ定められたマイクロリードの一端が位置するように配置して、露光、現像処理することによりマイクロリードのレジストパターンを形成する工程；上記レジストパターンをマスクとして前記マイクロリード形成用導電層をエッチング加工する工程；次いで前記リフトオフ被膜及びレジストパターンを

溶解除去する工程を有することを特徴とする電子部品の接続構造の製造方法。

5. 請求項1～3のいずれかに記載の電子部品の接続構造を配線基板上に搭載していることを特徴とする電子装置のモジュール。
6. 請求項1～3のいずれかに記載の電子部品の接続構造を、配線基板上に搭載して電子部品を冷却体に押し付けていることを特徴とする電子装置。

### 3. 発明の詳細な説明

#### 〔産業上の利用分野〕

本発明は電子部品の接続方法及び構造とこれによる電子装置に係り、特にLSIチップなどの多数かつ微細な接続端子を有する電子部品を配線基板上に接続するに好適な電子部品の接続方法及び構造とこれによる電子装置の構造に関する。  
〔従来の技術〕

従来、LSIチップの電気的接続方式は、Ⅲワイヤボンディング法、Ⅳテープキャリアボンディング法（またはTAB法：Tape Automated Bon-

ding）、Ⅴフリップチップボンディング法の3つに大別される（文献1：二瓶ほか2名、半導体ハンドブック、P128、株式会社サイエンスホーム、1986、9、25）。

前記3つの接続方式において、Ⅲ及びⅣの方式はLSIチップの入出力用端子が、チップの周辺部にある構造のチップのみにしか適用することができない（第3表 参照：文献1より）。その理由についての詳細は後に述べる。

一方、Ⅴのフリップチップボンディング法はLSIチップの周辺部のみならず、中心部を占めたチップの全面にわたって接続端子が設けられてある構造（以下、格子状の端子配置と呼ぶ）のチップについても適用することができる。

その方法は接続しようとするLSIチップの端子の表面に100から125μm程度の高さのはんだパンプを設け、このチップを配線基板上に置き、はんだを再加熱・溶融して接続する。この方法はC-4法（Solid Logic Technology）、あるいはCCB法（Controlled Collapse Bonding）の略称

で知られている。

第25図（文献2：本多ほか3名、高密度実装ハンドブック、P238より、1986）にCCB法の接続メカニズムの原理的な概略図を示す。このCCB法ではLSIチップの横方向（水平方向）の大きさ以上に接続媒体（この場合ははんだ）が伸びる（出る）ことがないこと。また、1個の接続媒体（はんだ）が水平方向にさしたる広がりがない。このため、格子状の端子配置のLSIチップを接続して多数かつ連続して接続・実装するのに有利である。

このCCB法によるチップの接続・実装適用例として、多数かつ高密度の実装の要求される超高速電子計算機、たとえばIBM社のTCM（Thermal Conduction Module）などをあげることができる（第24図、文献2、P240より）。

上記の例のように、電子計算機や高級な電子装置においては接続端子数の多いLSIチップの実装が要求される。ことに近年は第23図（文献1より）に見るごとく、論理用LSIの端子数の増加

が著しく、それらは高密度配列、電源特性上から格子状の端子配置のチップ構造になりつつある。

このように、格子状で高密度に配置された論理用LSIチップについては、初めに述べたように、ワイヤボンディング法あるいはテープキャリアボンディング法（以下、TAB法）では以下の理由により、適用することができない。

ワイヤボンディング法は第22図（文献2、P307より）に示すようにLSIチップの端子から、その外部周辺にAuまたはAlの細線を引き出して接続する方法である。このため、Ⅲチップの外周にリード（線）を引き出し接続するためのスペースが必要であり、基本的に接続するための余計なスペースを用意せざるを得ないこと。Ⅳリードの接続はワイヤボンダーと呼ばれる装置で行なわれるが、リードワイヤ（線）は絶縁被覆のない裸線であり、これをチップ中心部の端子のまで多数に接続すると、ワイヤ同士が接触する。このため、ワイヤボンディング法では前述の論理LSIチップのように高密度かつ格子状の端子配置である構造のチッ

プの接続については不同である。

また、TAB法では第21図(文献1、P.277より)に示すように、フィルム(キャリア)上に配線用のリードを設け、このフィルムごとリードを通じてチップを接続する方法である。

このTAB法では、リード線をフィルムに固定するのにその接層代としての余分なリード部分が必要でリード長の短縮化に難点がある。すなわち従来のフィルムキャリアは、アウタリードとインナリーリードとの中間部を長めにし、その部分でフィルムベースに固定・担持する。また、インナリーリードは内側に向かって直線的に配線する。そのため、これに接続できるLSIはその周辺部のみに端子の配置された比較的端子数の少ないメモリ用等のLSIチップに限られていた。しかるに、論理用LSIチップでは端子数がきわめて多い(約 $10^{-2}$ 以上500個以上ある)。また、LSIチップの周辺部のみの端子配置にとどまらず、その中心部まで一様に端子が格子状的に配置されていることは先に述べた通りである。

最近、電子計算機をはじめ高性能電子機器装置の分野において、LSIチップを実装するのに素子製造のチップ接続技術の開発が要求されている。

この分野においては先に述べたCCB法などの素子製造の接続法では最早その要求を満たすことはできない。

上記、素子製造のLSIチップ接続方法が要求される理由とはたとえば電子計算機でみるとその最も重要性能の一つである演算速度に関係するためである。すなわち、演算速度は電子計算機のハード(装置)側でみると、LSIの性能とこれを搭載実装するための配線基板の性能によって決定される。

この配線基板について近年の傾向をみると、W(タングステン)やMo(モリブデン)を配線材料としたセラミックス(アルミナ、ムライトなど)の多層配線基板が開発・実用化されるに至っている。

これはLSIチップを高密度に実装・実装でき、かつ増大する配線の総配線長を短縮化するのに効

このため、TAB法のようにインナリーリードが平面的に内側に向かって直線的に配置された形状では格子状的な端子配置の論理LSIチップを接続することはできない。

以上の2つの方法の欠点を要約すると、(1)LSIチップが占める面積以上の余計なスペースを要すること。(2)論理LSIチップのようにチップの中心部まで格子状的に端子のある構造のチップには適用できないことである。

以上の理由により、論理LSIチップ等の格子状的で高密度に配置された端子構造のLSIチップを、高密度にかつコンパクトに接続・実装できる方法は先に述べたCCB法などに代表されるフリップチップボンディング法のみである。

しかるに、CCB法などのフリップチップボンディング法においては、ボール状のはんだで直接接続するものであり、基本的には剛(硬い)構造の接続方法である。このため、近年はこの方法において不適合が生じるに至っている。以下にその状況を説明をする。

果がある。しかるに、電気信号の伝送性能でみると以下の不満足な点がある。

(1)セラミックス基板は、一般に電気誘電率が大きい(アルミナ:  $\epsilon: 9 \sim 10$ )、これと配線が接触する界面で寄生電荷が発生し、電気パルス信号の伝送速度を遅延させる原因となる。

(2)配線導体材料であるW、Mo等は他の金属導体、たとえばCu(銅)と比較し、電気抵抗が大きい。そのため、電気パルス信号の波形を劣化させる。その結果、伝送するパルス間の時間を増大化し、ひいてはこれがパルス信号の伝送容量・高速化を阻む原因となっている。

このため、上記の欠点を除くべく、最近では配線材料としてCuなどを、また基板材料には電気誘電率の小さい有機物、たとえばポリイミド系樹脂( $\epsilon \approx 3$ )等を用いた配線基板を開発、あるいは用いようとする傾向にある。

しかし、上記の高性能配線基板においては熱膨張係数がアルミナ等のセラミックスと比較して大きく、LSIチップの三成分であるSiとの熱膨張

係数の差(以下 $\alpha$ 差)が $100\sim130\times10^{-7}/^{\circ}\text{C}$ と大きい。

このため、従来のLSIチップ接続方法のように配線基板にLSIチップを直接はんだ付けすると以下のような不都合が生じる。すなわち、有機物とCuを用いた配線基板にLSIチップを固定すると、その $\alpha$ 差が大きいため、はんだ接続部に熱応力が生じ、はんだ接続部は熱応力による歪に耐えきれず破壊され、接続部が断線する結果となる。

ゆえに、上記のように熱膨張係数の大きい配線基板にLSIチップを接続する場合は両者の $\alpha$ 差によって生ずる熱応力歪を吸収あるいは緩和できる方法、すなわち柔軟造のLSIチップ接続法が必要である。

また、従来のようなセラミックス配線基板を用いても、たとえばアルミナセラミックス配線基板の熱膨張係数( $60\sim65\times10^{-7}/^{\circ}\text{C}$ )はLSIチップの熱膨張係数( $30\times10^{-7}/^{\circ}\text{C}$ )と完全に整合していない。ことに最近ではLSIチップの大形化( $10\text{mm}^2\sim16\text{mm}^2$ )に伴い、 $\alpha$ 差による熱応力歪が増大する傾向に

あり、すでにはんだのみの接続では熱応力の歪に耐えきれない状況にある。このため、従来のセラミックス配線基板にLSIチップを接続する場合においても、熱応力によって生じる歪を吸収ないしは緩和できる構造のLSIチップ接続法が要求される。

以上の状況を第20図にまとめて示す。この第20図において、縦軸はLSIチップの大きさ(サイズ)を、横軸は配線基板とLSIチップ(主成分Si)との $\alpha$ 差を、また図中の斜線はCCB接続法での寿命の限界値を示す。この図は発明者らのCCB接続法での実験結果に基づき作成したものである。

以上によって、単なるCCB法による剛構造の接続では耐久性が限界に達していることは明白である。

以上によって従来の一般によく知られているLSIチップ接続技術の足らざるところを要約すると以下ようになる。

(1) ワイヤボンディング法及びTAB法は水平方

向にコンパクトに接続・実装できない。

(2) CCB法では柔軟造に接続・実装できない。

このような既存のLSIチップ接続技術の欠点に対し、ことに前記(2)の問題を解決する目的で従来、たとえば特開昭61-110441号公報に記載されたものがエールフェルト氏によって提案されている。

しかし、上記提案の方法においては、つぎに述べるような問題があった。

(3) LSIチップと配線基板との接続部において、垂直(Δ)方向に変形(自由性)ないしは弾性力(ばね性)を有するものでない。

このことは、LSIチップを配線基板に接続したのち、LSIチップの背面(非電氣的接続面)と冷却体との接触部に不都合が生ずる。すなわち、配線基板に接続されたLSIチップ(複数)は、個々に多少の凹凸ないしは傾斜して(完全な水平ではなく)接続されるのが普通である。そのため、チップと冷却体の接触界面にすき間(ないしは接触不良)を生ずることがある。この接触不良を補

うために普通は冷却体側から、ばね機構を設えた棒(放熱スタッド)でチップの背面を押しつけている(第19および24図参照、文献1及び2より)。

しかるに、この方法では、冷却効果を低下させ、かつ冷却体の構造を複雑にしている。

これに対し、LSIチップを垂直(Δ)方向に弾性力(ばね性)を有するようにした接続方法は良好な接触性をもつと共に上記従来冷却体の簡素化をはかることができる。

しかるに、従来のCCB法によるはんだ付けのみの接続法や前述のエールフェルトの接続法ではほとんどないしは十分な弾性力を有していない。

(4) エールフェルトの接続法ではチップの一端子につき2ヶ所の接続を要する。

すなわち、先の特開昭61-110441号では、チップを基板に接続する場合、チップの1端子につき上、下2個所の接続を要する。このことは接続個所が多くなり、チップ接続作業上及び電氣的接続の信頼性、また電気抵抗の上から好ましくない。この点も、本発明の解決しようとする技術的課題

の一つである。すなわち一つの基板上に多数のチップが搭載される高密度実装において、1端子につき1個所で基板電極に接続することが望ましい。第18図は、上記ニールフェルトの2個所で接続する場合の組合要素の構成(第18図(a)は斜視図、(b)は平面図)、とこの組合要素を用いてチップの電極を基板電極に接続した状態(第19図(c)は断面図)を示したものである。つまり、組合要素は2つの互いに平行に配置したピン60a、60bが薄い板はね60によって互いに組合されている。第18図(c)において、組合要素の一方のピン60bはセラミック基板62の導体部65に電気的に接続され、他方のピン60aは、はんだ63を介してチップ61の電極64に電気的に接続されている。このような構成であるから、チップの1端子64は組合要素のピン60a、60bの2個所を介して基板の導体部65に接続され接続点数が2点となる。

以上のため、糸構造接続法と言えど、従来のCCBはんだ付けで行なっていたように、1回(多数端子同時)のはんだ付けでLSIチップの接続

を完了することが望ましい。

またニールフェルトの接続法では、板パネを作成するのに高エネルギー(上記特開昭61-110441号公報ではシンクロトロン放射線を利用)を要し、全体の工程が複雑で容易に行うことができない問題があった。

一方、LSIチップを多少とも糸構造に接続しようする試みは、前記ニールフェルト法とは別に、特開昭57-121255号公報に記載された方法が本田氏によって提案されている。

この方法では第17図に示すようにLSIチップ70(電気回路素子)自身に配線膜71A、71Bを形成し、その先端に金属パンプ(はんだ)72A、72Bを設け、このLSIチップを配線基板74に接続する方法が記されている。また、この提案では上記チップを接続前または接続後にスペーサと称する膜73(PIQ:有機物の膜)を除き、前記配線膜及び金属パンプで熱気動圧(本文より)を吸収すると記されている。

しかし、この提案では以下の(11)~(14)のことが不

明であるばかりでなく、後述するように水平の特定方向に伸び性がない欠点がある。

- (11) 配線膜71A、71Bの形状及び寸法
- (12) 配線膜、スペーサの形成、エッチング条件(エッチング液名、時間など)
- (13) 前記(11)、(12)を言めた具体的プロセス条件
- (14) 発明の数量的評価結果

このため、(11)どの程度の熱歪による機械的伸び(本文より)が生じるとき、そのはんだ破壊を防止するために、配線膜71A、71Bをどの程度の寸法(幅、厚さ、長さ、全体形状など)に設計すべきか判断できない。(12)この提案を実施するための薬品等の準備、成膜、エッチングなどの作業手順の計画が立てにくい。

さらに、この方法では第17図の配線膜71A、71Bの形状が矩形であるとすれば同図中の水平の内側方向には伸び性がほとんど無いと言う接続構造上の欠点がある。すなわち、同図のはんだパンプ

72A、72Bが、たとえばCCBはんだ付け温度(約270~330℃程度)から室温に降下するCCB接続・冷却工程で、配線膜71A、71Bは図中の内側に向かって強い引張り(張力)を受けて断線ないしは断線に至る構造上の欠点がある。

また、上記とは別の方法が、天野氏によって提案されている(特開昭62-136830)。その方法を第16図に示す。

しかし、この方法においても、はんだ接続部は水平の特定方向に強い引張応力を受けざるを得ない。すなわち、第16図の導体層80は基板81がチップ発熱等により加熱されることによって水平の外方向に大きく伸びる。しかしLSIチップ83は伸びが小さい。このため、はんだ接続部82は水平の外側に引張られる結果となる。よって、前述の本田氏の方法と同じように水平の特定方向に(方向は本田法と逆方向であるが)張力を生じる構造上の欠点がある。

以上によって、本田、天野の2氏の方法は水平の特定方向について張力緩和の考慮がされていない

接続構造上の欠点がある。

〔発明が解決しようとする課題〕

以上、前に述べたように、LSIチップを電気的に接続し、超高速電子計算機などの高級電子装置を構築・組立てる産業分野において、(Ⅲ)論理LSIのように多数の接続端子を有するLSIチップを多数かつ高密度に接続して設置し、(Ⅳ)しかもその接続部をあらゆる方向に柔軟性に接続する必要がある。これに対し、従来接続技術の欠点及び不足しているところをまとめると以下のように要約することができる。

1. ワイヤボンディング法及びTAB法は前記(Ⅲ)～(Ⅳ)の要求を満たすことができない。
2. CCB法は前記(Ⅳ)の柔軟接続の要求を満たすことができない。
3. エールフェルト氏の提案(特開昭61-110441)では垂直方向に自由性若しくはばね性を有しない。
4. 本田及び天野氏の提案(特開昭57-121255及び62-136830)では水平の特定方向に十分

する実装用配線基板とLSIチップの熱膨張係数が異なるために生ずる不適合を克服することを要するすべての電子装置、電子装置に適用できる。

本発明はその目的を達成するために、次に述べる複数の克服すべき困難な条件とその困難を克服するための複数の発明的技術要素からなりたっている。

以下に克服すべき困難条件、すなわち本発明の目的を達成するために解決すべき技術課題をまとめてみる。

〔課題〕

- (Ⅰ) 実装するLSIチップを電気的に接続するに、そのチップを接続するための配線によって、配線接続に要するスペースがそのチップサイズより水平方向に拡大されないこと。
- (Ⅱ) (Ⅰ)の条件を満たした配線接続方法によって、接続するLSIチップの端子と垂直方向にはば対向して設けてある配線基板の端子とを電気的接続の損失を最小限にとどめて接続すること。
- (Ⅲ) 前記(Ⅰ)及び(Ⅱ)の条件を満たし、上記接続部ない

な自由性ないしはばね性を有しない。

5. さらに、上記エールフェルト氏の方法では、その実施に多くの困難が伴う。

以上により、本発明の第1の目的は上記1～5の問題を解決することにある。すなわち、商業化された工場で、LSIチップを柔軟性に接続する方法及び水平、垂直のあらゆる方向に自由変形ないしはばね性を有する接続構造とこれを製造するに必要な技術的条件を提供することにある。

また、本発明の第2の目的は本発明の第1の目的によって達成された柔軟性のチップ接続法により接続されたLSIチップ搭載基板を用いることによって、電子計算機等の組立てや、冷却部構造の商業化を図ると共に、その電子装置のLSIチップ接続部が電子装置の稼働・停止操作等によって冷熱サイクルを受けても、熱応力によってLSIチップのはんだ接続部が破壊しない電子装置を提供することにある。

また、本発明の柔軟接続法は超高速の大形電子計算機をはじめ、LSIチップを高密度に実装

しは接続構造はすべての水平方向及び垂直方向に柔軟性ないしはばね性を有すること。

- (Ⅳ) 前記(Ⅰ)、(Ⅱ)及び(Ⅲ)の条件を満たし、LSIチップと配線基板の接続において、チップの1端子につき、1ヶ所の接続点で接続が完了すること。
- (Ⅴ) 前記(Ⅰ)、(Ⅱ)、(Ⅲ)及び(Ⅳ)の条件を満たし、その接続方法を容易に実行できる技術的手段を開発し、確立すること。
- (Ⅵ) 前記の各項を満たすことによって、LSIチップを接続・実装した基板を搭載した電子装置の前記接続部は冷熱サイクルに耐える電子装置が得られること。
- (Ⅶ) 前記電子装置を組立てるに際し、前記接続方法を用いることによって、その電子装置の組立構造が複雑にならず、むしろ商業化の効果のあること。
- (Ⅷ) 前記各項のすべてを満たすためのLSIチップの接続方法及び構造並びにそのLSIチップ実装基板を電子装置に収納ないしは組立てるに好適な当該部分の構造を有する電子装置であるこ

と。

〔課題を解決するための手段〕

上記の課題を解決するため、本発明では次の方針で当った。以下、具体的解決手段を述べる前に、前記した個々の課題に対し、本発明を生むに至った開発方針を述べる。

〔方針〕

課題Ⅲに対して

接続するチップサイズより接続部を平面的に拡大させないために接続のための導介物体（以下、本発明はこの接続導介物体をマイクロリードと呼ぶ）は水平方向にチップの大きさの範囲内の位置に設けた構造とする。このマイクロリードは先に述べたTAB法のリードとは設置位置範囲が異なる（TAB法はチップの大きさの範囲外にリードが伸びて設置されている第21図参照）。

課題Ⅳに対して

前記マイクロリードは電気伝導性のすぐれた金

属を用いると共に、垂直方向にはほぼ対向して設けてある配線基板の端子に同って立体的に接続する構造を用いる。

課題Ⅲに対して

前記マイクロリードはあらゆる水平方向に柔軟性ないしはばね性を有せしめるため屈曲ないしは旋回した形状とし、垂直方向に柔軟性ないしはばね性を有せしめるためマイクロリードは空間に浮いた状態の構造とする。

課題Ⅳに対して

前記マイクロリードはその一端が配線基板側のスルホール導体ないしは導体電極部より突き出して形成されていること。

課題Ⅴに対して

上記Ⅲ～Ⅴの構造を有する、たとえば、マイクロリード付配線基板は通常の成膜法、めっき法、エッチング法などの工程と通常の金属材料の組合せによって作成可能とする。

以上、ここまでを達成するための具体的手段を説明する。

〔具体的手段〕

第12～14図は上記に提案したマイクロリードの形状例を示したものである。ここでリードの厚さ（高さ）寸法は水平方向（横方向）以下とすることが垂直方向に通風の（過不足のない）ばね性を有せしめること及びエッチングによってマイクロリードを容易に形成（後説）するための寸法的条件である。

いま、マイクロリード材料としてCuを想定し、第12図に示す形状のスパイラル状（ライン幅50 $\mu$ m、スペース幅50 $\mu$ m、スパイラル径300 $\mu$ m $\phi$ 、厚さ20 $\mu$ m）のマイクロリードを使用した場合の効果（はんだ接合部の寿命）について有限要素法及び接合はんだ寿命推定式によって推定してみる。

設定条件

(1) 使用部品の熱膨張係数（ $\alpha \times 10^{-7}/^{\circ}\text{C}$ ）及び寸法

LSIチップ……  $\alpha = 30$ （0～80 $^{\circ}\text{C}$ ）

寸法 =  $10 \times 10 = (L = \frac{\sqrt{2}}{2} \times 10)$

配線基板……  $\alpha = 170$ （0～80 $^{\circ}\text{C}$ ）

寸法 =  $10 \times 10 = (\text{接続部} \cdot L = \frac{\sqrt{2}}{2} \times 10)$

(2) 使用温度範囲及び冷熱サイクル時間

0 $^{\circ}\text{C}$ ～80 $^{\circ}\text{C}$ （4T）、1サイクル/1日

上記の条件によって算出した結果を第11図に示す。（ただし、はんだのヤング率は317 $\text{kg}/\text{mm}^2$ 、Cuのヤング率は6000～12000 $\text{kg}/\text{mm}^2$ を仮定した。）

第11図に示すマイクロリードのばね定数は垂直（z）方向に29～57 $\text{kg}/\text{mm}$ 、水平（x, y）方向に100～380 $\text{kg}/\text{mm}$ である。

また、冷熱によるチップと配線基板間の変位差  $\Delta y = 8 \mu\text{m}$ 、はんだ接続部の最大相当歪  $\Delta \epsilon_{\text{eq}} = 0.3 \sim 0.5\%$ で、これからはんだ接続部の寿命は25～49年と推定できた。

以上によって、耐用年数は十分であり、マイクロリードを使用しない場合の寿命持続不可能と比較し、効果のあることを予測できる。

なお、上記の耐用年数は第20図で示した斜壁Ⅲの冷熱サイクル条件であり、通常の冷熱使用条件では上記耐用年数は2～3倍に延長される。

また、電気特性については上記とは別途に解析した結果、自己インダクタンスが0.42nH（ナノヘ

ンリー)以下、抵抗は約12mΩ以下で、電氣的接続媒体として、特に支障はない。

以上によって、Cuなどの導電性のすぐれた金属を材料に用いて、空中に浮いた状態(但し、一方の端は固定してよい)のスパイラル状(うず巻き状または螺旋状)のマイクロリードを介してLSIチップと配線基板を接続することによって、本発明の基盤する半導体接続の基本的構造を得ることができる。

以下、前記マイクロリード構造(寸法、形状、浮いた状態)を作成する方法について概説する。

まず、前記マイクロリード群(多数)はLSIチップの大きさ、たとえば10mm<sup>2</sup>のチップなら10mm<sup>2</sup>内に設けることである。

上記マイクロリードとして使用される材料は、通常の導電性良好な金属であればいずれでもよいが、熱膨張係数、ばね性(弾性率)、繰返しの変形に耐えること及びエッチング等の加工性を考慮すると好ましくはAl、Cu、Au、Ni、Cr等の金属である。

によって容易に作成できる。この製法の詳細は実施例で述べる。なお、本明細書では前記空隙部形成用膜材を前述のようにリフトオフ材料、その膜をリフトオフ膜ないしはリフトオフ層と呼ぶ。さらに、本発明のマイクロリード付配線基板の製法において、上記リフトオフ材料の選定が重要である。本発明ではマイクロリードにCuを使用した場合、以下のリフトオフ材料などをあげることができる。本発明のリフトオフ材料はマイクロリードに使用する材料より溶解しやすければよい。

- (11) AlまたはAl-Si
- (12) MgO
- (13) CuO
- (14) Mn
- (15) B<sub>2</sub>O<sub>3</sub>-SiO<sub>2</sub>系ガラス
- (16) 有機溶剤にとける有機物質

上記のリフトオフ材料で、(11)~(15)はCu金属が溶けにくいアルカリ性薬品に容易に溶け、<sup>(16)</sup>(16)は塩水及び有機溶剤に溶ける。その結果、Cuを用いマイクロリードをエッチングで形成したのち、Cu

次に上記マイクロリードの一端が配線基板に直接接合された状態で、かつその他端は空間に浮いた状態に形成する方法について説明する。この方法は発明者らが本発明のために行なった種々の実験によって明らかとしたものである。

第9及び10図は上記方法の原理図である。

その方法は、第9図の配線基板6のスルホール導体4とマイクロリードが接合されるコンタクトホール部を通し、スルホール導体と密着接合する金属16を介してマイクロリード自体を形成する金属層18と、これを支えるリフトオフ層14の材料層からなり、エッチングによって前記マイクロリードの形成時ないしは形成したのち、これを支える材料層14を除去することによって作成する。(第9及び10図のC)

すなわち、本発明の空間に浮いた構造を有するマイクロリードは配線基板の上にマイクロリードに使用する金属(たとえばCu)より薬品等で溶けあひ空隙部形成用膜を施したのち、その上にマイクロリードをメッキ及びエッチングで形成すること

の溶けにくいアルカリ溶液ないしはCuの溶けない塩水及び有機溶剤でリフトオフ膜を除去できる。すなわち、マイクロリードはこの工程によって、その一端を配線基板の導体部に結合したまま空間に浮いた状態となる。本発明はこの好ましい選択エッチング工程及び条件を見出し、採用することによって可能であった。

また、上記マイクロリードを配線基板のスルホール導体に接合するために使用する金属は次のものをあげることができる。

- (11) NiまたはNi合金
- (12) AuまたはAu合金
- (13) CrまたはCr合金

上記の金属に接合するマイクロリード及び配線基板のスルホール導体の金属の種類によって選択するが、相互になじみやすい金属ならばいずれでもよい。これらの接合用金属はスルホール導体がWやMoの場合、きわめて有効である。

さらに、マイクロリードに使用する金属は良好な導体ならば使用可能であるが、たとえばCuを使



用した場合、これにCrなどでサンドイッチ状に包むことによって他の効果ができる。これについては実施例で述べる。ここでその効果の1つだけ述べると当該マイクロリードにL S Iチップをはんだ付けによって接続する際のはんだダムの役目をする。すなわち、はんだパンプとして設けてあるAu 22にはんだときわめてぬれよいのはんだ付けが容易にできる。

一万Au以外のCr 19部ではCrがはんだとぬれないため、目的外のところにはんだが附着しない役目をする。

なお、前記の接合用金属は第10図に示すようにスルーホール導体がCuでかつマイクロリード材料としてCuを用いる場合は、必ずしも用いる必要はない。この場合は前記はんだダム用のCr 19の代りAuパンプ以外のマイクロリードCu接面を配化被膜25で覆うことによってその役目を果たさせることができる。この方法についての詳細は実施例で述べる。

以上に述べた具体的技術手段を用いることによ

成することができる。

以上の方法によって、容易にマイクロリード付配線基板を得ることができる。次にこれを用いたL S Iチップの接続法について説明する。

前記の方法で作成したマイクロリード付配線基板のリード端部(L S Iチップ接続部第12図の8)とL S Iチップの接続端子部にすでに設けてあるはんだボール(第25図参照)とをハーフミラーを用いて位置合せし、通常のフェースダウンボンディング法によってL S Iチップを接続する。このときの接続温度はL S Iチップに設けてあるはんだの融点から200～330℃で行なう。

以上によってL S Iチップを配線基板のマイクロリードに接続した状態を示したのが第5図である。同図はその一部分の断面図を示したもので、6が配線基板、4はスルーホール導体、7がマイクロリード、24が配線部、10がはんだ、11がL S Iチップを示す。

以上によって、先に述べた課題(Ⅲ)～(Ⅴ)を達成することができる。

り、本発明の最初の部分であるマイクロリード付配線基板は次の工程をとることによって得ることができる。

すなわち、少なくとも電子部品が搭載される面に電極群が形成された多層配線構造体から成る配線基板を準備する工程；前記配線基板上の全面にリフトオフ被膜を形成し、導体接合部のコンタクトホールを作る工程；前記電極上を全面にマイクロリード形成用導電層を設ける工程；次いで前記マイクロリード形成用導電層上にレジスト膜を形成し、屈曲ないしは硬化したうす巻状のマイクロリードパターンマスクを前記電極上にあらかじめ定められたマイクロリードの一端が位置するように配置して、露光、現像処理することによりマイクロリードのレジストパターンを形成する工程；上記レジストパターンをマスクとして前記マイクロリード形成用導電層をエッチング加工する工程；次いで前記リフトオフ膜及びレジストパターンを溶解除去する工程を有することを特徴とする方法によってマイクロリード付配線基板を作

次に、先に述べた課題(Ⅲ)すなわち、上記L S Iチップの接続部の熱サイクルに対する耐久性である。これは先に述べた応力解析及び今後の実施例で述べる熱サイクル試験結果から証明することができる。

以上の方法で本発明の第1の目的を達成することができる。また第2の目的は第1の目的である素子接続法を完成することによって達成される。すなわち、第2図の(b)において発熱体の放熱スタッドを省くことができる。この第2図の(b)においてマイクロリード7は垂直方向にはね性を有する。このため、L S Iチップ11の背面は発熱体12の壁面に完全に押しつけ密着できる。その結果、放熱スタッド(第19及び24図参照)を省略することができる。

(作用)

前記のマイクロリード付配線基板ではL S Iチップと配線基板との熱膨張係数の差が大きく異なってもはんだ接合部に生じる熱応力を減じることができる。すなわち、いま第2図(b)に示すように

上記マイクロリード付配線基板6を用いて、マイクロリード7を介し、LSIチップ11の電極(図示せず)をはんだ10で接合した。この場合、配線基板6は熱膨張係数が大きく、LSIチップ11は小さい。このため、LSIチップが搭載され、電氣的に接続された配線基板(以下、モジュールと略称)が振動することによってLSIチップが発熱し、高温(〜80℃)になった場合、基板側はLSIチップより大きく伸びる。その結果、LSIチップと基板間に変形変位差が生じる。

従来、この変位差によって、LSIチップのはんだ付部が破壊された。しかし、本発明によるマイクロリード付配線基板ではその変位分だけマイクロリード自身がX及びY方向ないしは水平のあらゆる方向に変形し、応力を緩和することができる。また、このマイクロリードは垂直四方向にもねじれないしは変形し得るため、LSIチップの背面(上側)に設置した冷却体12にチップを完全に密着することができる。その結果、LSIチップ冷却の効果を十分に確保でき、従来提案された

の表面には配線パターン3cが、そして内部にはスルーホール導体4がピン5と表面回路パターン3c及びその上層2a、2b、2cの各回路パターン3a、3b、スルーホール導体4と電氣的に接続されている。すなわち、これら層間絶縁層2b、2c表面には同じく面方向に回路パターン3a、3bが、そして内部には上、下層の回路を相互に結ぶ垂直のスルーホール導体4が設けられている。最上の絶縁層2aの表面1にはマイクロリードが接続される電極41が露出し、この電極41は内部スルーホール導体4を通して下層の回路パターン3a、3b、3c、スルーホール導体4とそれぞれ電氣的に接続されている。なお、回路パターン3、スルーホール導体4、外部露出電極41は、いずれも銅(Cu)で形成した。

次に、この配線基板本体6の電極41上にマイクロリード7を形成するプロセスを第3図(a)~(d)の工程図を用いて説明する。同図は、基板6の上部表面1附近のスルーホール導体4の設けられた部分の拡大断面図を示している。ここで第3図(a)は、

複雑な構造からなる放熱スタッドを省略でき、冷却体を簡素化できる。

さらに、本発明では配線基板の導体部から直接マイクロリードの一端が発生している構造である(第2図(b)9参照)。それ故、チップ1端子につき1個所のはんだ10の接合でLSIチップの接続が完了する。

(実施例)

以下、本発明の実施例を第1図~第15図及び第1~2表を用いて説明する。

実施例1. 配線基板上のマイクロリードの形成:

その1

第1図は、マイクロリード付配線基板を形成する出発点となる基板本体6の構造を示した断面図である。この例では、アルミナ系セラミックスをベース層2dとし、その上にポリイミド系耐熱性樹脂を層間絶縁層2a、2b、2cとした多層構造から成る基板本体6を示したものであり、セラミックスのベース層2dの裏面には、信号入出力、給電、アース等の外部端子ピン5が種設され、そ

上記配線基板6を作成した直後、スルーホール導体4の上部先端部のCu表面露出面電極41が酸化される前にこの電極41上にマイクロリード接合材としてNi膜13を約0.3μmの厚さに形成した工程図である。

このNi膜13は配線基板のスルーホール導体4の露出面電極41位置に合わせて設けた穴のあるマスクを用い、スパッタリング法によって形成した。このスルーホール導体径は約100μmでマスク径はそれよりやや大きめの110μmとした。

次に第3図(b)に示すようにスパッタリング法によって、リフトオフ材としてAl膜14を約5μmの厚さに配線基板の全面にわたって形成した。

次に耐アルカリ性のレジスト(図示せず)をリフトオフ材14の上に塗布・乾燥し、フォトリソ法でNi膜13上の部分のレジストを除去した。つづいて、8% (重量パーセント、以下同)に調整したNaOH水溶液2-でNi膜13上のリフトオフ材14のAl膜を除去し、コンタクトホール15を明け、その後水洗・乾燥して、第3図(c)に示した状態の

配線基板を得た。

次に第3図(d)に示したように前記配線基板上にCr膜16を1000Å、Cu膜17を2μmの厚さに全面にわたってスパッタリング法で形成した。

さらに、このCu膜上に電気めっき法でCuの厚さを20μmまで厚くしたCu膜層18を形成したのち、Cr膜19を1000Åの厚さにスパッタリング法で形成した。このときの状態を第3図(e)に示す。

すなわち、ここではCr-Cu-Crはサンドイッチ状態であり、これらは前述のスルーホール導体上部表面に施したNi膜13と接合して、配線基板上に全面にわたって形成された状態にある。このCr-Cu-Crの厚い膜はあとで述べるエッチングによって、マイクロリード自体を形成するための導体層とするものである。また、マイクロリードがカールするのを防止できる3層構成とした。

なお、上記に形成したNi、Al、Cr、Cuのスパッタリング法による膜形成条件は約0.2PaのAr気流中の圧力下で、Cuめっきはピロりん酸銅水溶液を用いた電気めっき法で行なった。これらの諸設備及

び諸条件は現在ではごく通常に行なわれている工業技術であり、容易に再現可能である。

以上によって準備した配線基板上のCr-Cu-Cr膜の残留応力を除去するため、200℃で0.5hアニーリングした。

次に上記Cr-Cu-Cr膜をエッチングによってマイクロリードを形成したとき、チップ接続部(第2図及び第12図の8)の位置にあたる部分にAu層を施すための工程に移る。このAu層はLSIチップ11を接続するためのはんだとの濡れ性を良好にすると共に、このコンタクト部分が空気中で表面酸化することを防止するためのものである。また、上記Cr-Cu-Cr膜において、CrはAuに比べ、はんだに濡れにくい。

このため、接続作業中にはんだが接続部外のリード部に流出し、余分な部分まではんだが付着することを防止(はんだダム)するために有効である。以下、Cr-Cu-Cr膜上のLSIチップ接続部8のみにAu膜を設けるための工程を説明する。

まず、第3図(e)のCr膜19上にAuめっき用ポジ型

レジスト20を塗布・乾燥する。

次に第12図のマイクロリードパターン7の導体接合部9の円中心と配線基板のスルーホール導体4の露出電極41との円中心を合せ、第12図のマイクロリードパターン7全体を描き、チップ接続部8に相当する位置及びサイズで(点線で仕切りを付した円形: 約110μmφ)、第3図(f)に示したレジスト膜20の一部分21を除去した。なお、この工程は、第12図のマイクロリードパターン部8の描かれたマスクパターンを介して露光し、現像により穴21を設けたものである。

次に同部分のCr膜19を16.5% Ce(NO<sub>3</sub>)<sub>3</sub>・2NH<sub>4</sub>NO<sub>3</sub>水溶液を用い、室温で約2分エッチング除去したのち、通常の電気めっき法で第3図(g)に示したようにAu膜22を形成し、レジスト膜20を除去して、第3図(h)に示す状態の配線基板を得た。

次にマイクロリード7を形成すべく、第3図(h)のAu膜22及びCr膜19の全面に水溶性ネガ型レジストを塗布・乾燥した(図示せず)。

次に第12図に示したマイクロリードパターンの

チップ接続部8と前記Auめっき膜22の円中心とを位置合せし、またスルーホール導体接合部9とスルーホール導体4の露出電極41との円中心を位置合せし、第12図にその一部分を示したマイクロリードパターンをマスクとして、露光、現像によりパターン群を描き、それ以外の前記レジストをフォトリソエッチング法で除去し、マイクロリードパターンの描かれたレジストパターンを形成した。

次に前記レジストパターン形成によって露出したCr-Cu-Cr膜を初めに16.5% Ce(NO<sub>3</sub>)<sub>3</sub>・2NH<sub>4</sub>NO<sub>3</sub>水溶液、2分でCr膜を、つづいて3.8% FeCl<sub>3</sub>(塩化第2鉄)水溶液で50秒Cu膜を、さらに前記硝酸セリウム水溶液でCrをそれぞれエッチング除去し、第12図にその一部分を示したマイクロリード群を形成した。すなわち、Cr-Cu-Cr膜はマイクロリード全体に相当する部分は残し、それ以外の部分はすべてエッチングによって除去した。23はその除去された空洞部分を示す。

次に用済みとなった前記マイクロリード計エッチング用のレジストパターン(図示せず)を、約

pH10.5 に調整したNaOH水溶液で除去し、つづいて15.3%のNaOH水溶液、55℃、85分でリフトオフ層のAl14をエッチング除去したのち水洗・乾燥して第3図(i)に示したマイクロリード付配線基板を得た。この図において、4はスルーホール導体、7はマイクロリード、24はマイクロリードと配線基板の間にあったリフトオフ層14のAl膜を除去したことによって形成されたマイクロリードと配線基板間の空隙部を示す。

以上によって得た本発明の主要部の一つであるマイクロリード付配線基板の諸元は以下のとおりである。

#### (i) マイクロリードの寸法

リード幅幅 ..... 50  $\mu\text{m}$   
 リード幅厚さ ..... 約20  $\mu\text{m}$   
 リード間ピッチ ..... 450  $\mu\text{m}$

#### (ii) マイクロリード数

1チップ接続当り ..... 1000個

この寸法のマイクロリードの水平方向のばね定数は450 $\mu\text{N}/\text{mm}$ 、垂直方向のばね定数65 $\mu\text{N}/\text{mm}$ である

法により、スルーホール導体4上のAl膜14部分のレジストを除去したのち、8%に調整した水酸化ナトリウム(NaOH)水溶液でスルーホール導体4上のAl膜14を除去し、水洗・乾燥して第4図(c)に示す状態のコンタクトホール15を形成する。なお、このコンタクトホール15の径は約110 $\mu\text{m}$ である。

ついで、配線基板4上のAl膜14上の残部のレジストを除去したのち、ピロリン酸銅めっき液中に入れ、第4図(d)に示すように電気めっき法で銅膜18を約20 $\mu\text{m}$ の厚さでAl膜14上の全面に亘って形成する。このとき、コンタクトホール15中のスルーホール導体4と銅膜18とは接合面9で直接接合される。

このようにして、銅膜18を形成した配線基板6を水洗・乾燥したのち、銅膜18が酸化しない間に銅膜18上にポジ型レジスト20を塗布し、マイクロリード7のはんだ接合部8の位置に相当する部分のレジスト20を径約110 $\mu\text{m}$ の円形状に除去する。

ついで、レジストが除去され銅膜18が露出した部分上に通常の電気めっき法で第4図(e)に示すよ

うに本発明の実施例に係るマイクロリードの寸法は、上述の例に限ることはなく、以下の寸法範囲が好ましい。

厚み10～40 $\mu\text{m}$ 、幅40～70 $\mu\text{m}$ であり、ばね定数については水平方向300～600 $\mu\text{N}/\text{mm}$ 、垂直方向40～90 $\mu\text{N}/\text{mm}$ であり、接続点の密度は600～1200個/10 $\text{mm}^2$ である。

#### 実施例2. 配線基板4上のマイクロリードの形成：

##### その2

本実施例は本発明の変形応用例である。第7図に示したアルミナ基板42にスルーホール導体4を垂直に設ける。これは穴あきのアルミナ基板にCu導体ペーストを用い焼成して作成した。

これでのマイクロリードの形成方法は、第4図(a)に示すように、上記のようにして形成された配線基板42の上部表面1の全面に第4図(b)に示すようにスパッタ法によってリフトオフ材料としてAl膜14を約6 $\mu\text{m}$ の厚さで形成する。

ついで耐アルカリ性のレジスト(図示せず)をAl膜14の上面に塗布、乾燥し、フォトリソエッチング

うに初めにNi膜25を約0.5 $\mu\text{m}$ の厚さで形成したのち、Au(金)膜22を1 $\mu\text{m}$ の厚さで形成する。

ついで、第14図に示すマイクロリード7を形成するため、配線基板42上のCu膜18上の残部のレジスト膜を除去したのち、あらたにネガ型レジストを塗布・乾燥し、第14図に示す形状をした多数のマイクロリードパターン群を露出したのち、その他の部分のレジストを除去する。ここで、一方のスルーホール導体4との接合部9は、スルーホール導体4の円中心と一致させ、他のはんだ接合部8は全層22の円中心と一致させる。

ついでネガ型レジストによって保護された以外の銅膜18の露出部を塩化第2鉄水溶液( $\text{FeCl}_2 \cdot 6\text{H}_2\text{O}$  35 $\text{g}/\text{L}$ )のエッチング液を用いて、第4図(f)に示すようにマイクロリード7をエッチング形成する。

ついで、水酸化ナトリウム水溶液を用いてAl膜14を溶解除去して第3図(g)に示すように、マイクロリード7と配線基板42との間に空隙24を形成したのち、水洗・乾燥した。

ついで、配線基板42を空気と酸素との混合気流

中で約 200℃、10 分間加熱して第 3 図 (b) に示すようにマイクロリード 7 の金属 22 以外の表面 26 のすべてを酸化させる。このとき、銅膜表面の欠けが薄れ、銅膜表面が酸化されたことがわかり、これによってマイクロリード付配線基板を作成した。またこのようにして作成したマイクロリード付配線基板の諸元はつぎのとおりである。

(iii) マイクロリード寸法

リード幅 ..... 50  $\mu\text{m}$   
 リード幅厚さ ..... 約 20  $\mu\text{m}$   
 リード間ピッチ ..... 300  $\mu\text{m}$

(iv) マイクロリード数

1 チップ接続当り ..... 1225 個

実施例 3. LSI チップの接続：その 1

以上のプロセスにより実施例 1 で用意したマイクロリード付配線基板のリード端部 (LSI チップ接続部 8) と LSI チップの接続端子部にすでに設けてあるはんだボール 10 とをハーフミラーを用いて位置合せし、通常のフェースダウンボンディング法によって LSI チップを接続した。この

す。この第 1 表は従来の CCB 法によるはんだ付けのみの方法と本発明の主要部の一つであるマイクロリード付配線基板を用いた方法との相違点、効果をまとめて示したものである。

その結果は、本発明の主要部の一つであるマイクロリード付配線基板を用いることによって、 $\alpha$  差が大きく異なっていても、冷熱サイクル環境にはんだ接続部が十分耐えることが判った。

以上の結果、本発明の第 1 の目的を達成した。

第 1 表

項目 接続方法	ばね性	LSI チップと基板との $\alpha$ 差 <sup>*</sup> の許容性	はんだ接合部 冷熱試験 <sup>***</sup>
従来法 (はんだ付けのみ)	なし	~35	破壊あり
本発明実施例	X, Y, Z 方向にあり	~130	破壊なし

\* 熱膨張係数 ( $\times 10^{-6}/^{\circ}\text{C}$ )

■ -50 ~ +150℃、10<sup>4</sup> サイクル

\*\*\*  $\alpha$  差 40  $\times 10^{-6}/^{\circ}\text{C}$  での試験結果

ときの接続温度は LSI チップに設けてあるはんだの融点から瞬間ピーク温度 300℃ で行なった。

以上によって LSI チップ 11 を配線基板のマイクロリード 7 に接続した状態を示したのが第 5 図である。同図はその部分断面図を示したもので、6 が配線基板、4 はスルーホール導体、7 がマイクロリード、24 が空隙部、10 がはんだ、11 が LSI チップを示す。

実施例 4. LSI チップの接続：その 2

LSI チップの接続はリフトオフ層を除去する前にすることもできる。ただし、その場合はリフトオフ材料を有機溶剤にとける有機物ないしは水または温水にとける物質を使用することが好しい

第 15 図はその 1 例であり、リフトオフ材にトリクレンに可溶な耐熱性の有機レジストを用いた。

実施例 5. 冷熱サイクル試験

前記実施例 3 及び 4 で接続した LSI チップ接続部の配線基板を無酸素試験装置室内 (チャンバー) に入れ、-50℃ ~ 150℃、1 時間 1 サイクルの速度で冷熱試験を行なった。その結果を第 1 表に示

実施例 6. ばね性試験

前記実施例 3 及び 4 で接続した LSI チップについて、マイクロリードのばね性の試験を行なった。その結果、1 チップ当り垂直方向に実施例 3 の試料で 28.8%、実施例 4 の試料で 30.1% であった。

以上の結果、本発明の第 2 の目的を達成できる要素、すなわち垂直方向にはね性の有することが判った。よって、以下に本発明の第 2 の目的である前記垂直方向にはね性を有する LSI チップ接続基板を用いた電子装置組立の簡素化を実施する。

実施例 7. 電子装置の組立て：その 1

前記実施例 3 で用意した LSI チップ接続部のマイクロリード付配線基板を用い、大形電子計算機の中央制御装置 (CPU) の実装組立てを行なった。この論理演算部においては多数のモジュール (ここでは実施例 3 で LSI チップ 25 ~ 100 個接続した 1 基板を 1 モジュールと呼ぶ) を実装・搭載する。

第 6 図は上記のモジュールをボード 30 に多数実

装したうちの1モジュールの一部分の断面図である。この第6図でマイクロリード付配線基板6に接続したLSIチップ11の背面は冷却体12の壁面にマイクロリードの有する垂直方向のばね性によって十分に押しつけることができた。このため、冷却体12は従来のようにばね機構の放熱スタッド(第19図及び24図参照)を省略できた。また、そのために冷却体12はその内部に水冷の熱交換効率のよいフィン32を設けることができる。この水冷及びフィンによって、従来の冷却法より数倍以上に熱交換効率が向上した。この第6図で11がLSIチップ、7がマイクロリード、6が配線基板、35がピン5の電気コネクタ、31が冷却水の水路、32がフィン、36が金ろう接合材、33が冷却器カバー、34が冷却水パイプ、30がボード、37がモジュールの電源線を示す。ここで金ろう接合材36を用いる代わりに、LSIチップを接続するだけでも構わない。

以上によって、本発明第2の目的を達成することができた。すなわち、組立てるべき電子装置の

を設ける必要はなく、冷却体の構造、作成が簡素化できた。また、その簡素化に得た餘地にフィン32を設け、これと水冷によってLSIチップの冷却効果を従来の数倍以上に向上することができた。

以上によって、本発明の第2の目的を達成することができた。

(発明の効果)

以上によって、本発明はLSIチップなどの電子部品を電気的に接続するのに水平及び垂直のあらゆる方向にばね性ないしは自由変形性を有せしめることができると共に、それによって接続したモジュールを用いることによって、電子装置の組立構造を簡素化できる。また、この簡素化によって冷却効果が向上する水冷方式を容易に採用することができた。よって本発明は発熱膨張係数の異なる基板と電子部品の接続及び使用上の長寿命化(耐久性の向上)を図ることができると共に、電子装置組立ての簡素化、冷却の効果を増進させ、電子装置製造産業上において有益である。その有益な数値的比較を第2表に示した。

構造、とくに冷却体の簡素化が実現し、さらに、冷却の効果を増進する方法に改善された。

実施例8. 電子装置の組立て: その2

実施例2で用意したマイクロリード付配線基板を用い第7図に示したようにLSIチップをパッケージを施した。この第7図で6が熱膨張係数大の配線基板、7がマイクロリード、42がマイクロリード付配線基板、43がはんだポンプ、10がCCBはんだ、41がパッケージキャップである。

次に上記のコンパクトにパッケージしたモジュールを第8図に示したように大きな水冷器付の筐体内に収めた。この第8図で、11がLSIチップ、41がLSIチップパッケージキャップ、12が冷却体、32がフィン、33が冷却器カバー、31が水路、34が冷却水パイプである。

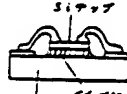
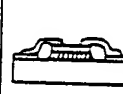
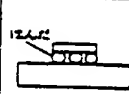
以上によって、一旦、パッケージしたLSIチップモジュールはその底部に有するマイクロリードによって、モジュール自体の背面(41の上面)が、冷却体12の壁面に十分に押しつけることができた。その結果、冷却体にばね性の放熱スタット

第2表

項目	方法	従来法1 <sup>*</sup>	従来法2 <sup>**</sup>	本 法
水平、垂直のあらゆる方向への自由性		自由性なし	特定方向に自由性なし	あらゆる方向に自由性あり
熱膨張係数の異なる部品の組立てできる可能性		不 同	特定方向に無選がある	可 能 ~140×10 <sup>-6</sup> /℃
熱膨張係数が40×10 <sup>-6</sup> /℃以上異なる場合の発熱部の寿命		持続不可 (発熱部破壊)	特定方向に無選がある	接続可能 >10 <sup>6</sup> 回冷熱サイクル
冷却体/組立部品数		放熱スタッドを多数要す	—	従来法1の 1/50 ~ 1/100
電子部品の冷却効率		約4.5℃/W	—	従来法1の 数倍 ~ 10倍
電子装置冷却部の製造コスト		加熱スタッドの加工費大	—	従来法1の 1/5 ~ 1/10

<sup>\*</sup>従来法1: CCB接続法とばね式放熱スタッド組立方式

<sup>\*\*</sup>従来法2: エールフェルト、本田、天野氏の接続法

接続方式	ワイヤボン (W. B.)	テープキャリア (T. A. B.)	フリップチップ (F. C.)
接続構造			
最小ピッチ	135μm	80μm	250μm
接続可能領域	外周のみ	外周のみ	全面
接続端子数	少	少	多
接続時間	大	大	小
接続密度	低	低	高

第1図は出発の配線基板の部分断面図、第2図は本発明のマイクロリードの形状、接合、チップ接続構造及び冷却部等実装の原理的断面図、第3図及び第4図はマイクロリード付配線基板の製造プロセス図、第5図はLSIチップ接続構造の原理的部分断面図、第6、7及び8図は本発明による電子装置の組立て構造の部分断面図、第9図及

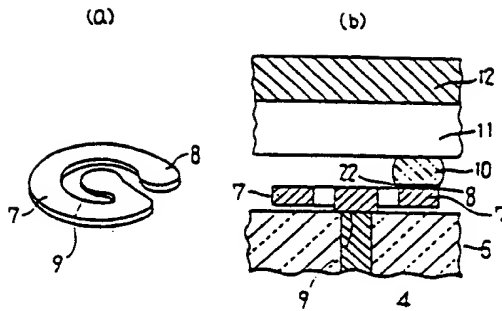
### 符号の説明

- |                     |                |
|---------------------|----------------|
| 1 … 基板表面            | 2 … 絶縁層        |
| 3 … 水平配線            | 4 … スルーホール導体   |
| 5 … ビン              | 6 … 配線基板       |
| 7 … マイクロリード         | 8 … はんだ接続部     |
| 9 … マイクロリード接合部      |                |
| 10 … はんだ            | 11 … L S I チップ |
| 12 … 冷却体            | 13 … 接合金属      |
| 14 … AL のリフトオフ層     | 15 … コンタクトホール  |
| 16 ~ 19 … マイクロリード材料 |                |

- |             |            |
|-------------|------------|
| 20…フォトレジスト  | 21…レジストホール |
| 22…Auバンブ    | 23…空間部     |
| 24…空隙部      | 26…Cu表面酸化膜 |
| 30…ボード      | 31…水路      |
| 32…フィン      | 33…水冷器カバー  |
| 34…冷却水パイプ   | 35…電気コネクタ  |
| 36…接着金ろう材   | 37…モジュール電線 |
| 41…パッケージキャブ | 42…アルミナ基板  |
| 43…はんだバンブ   |            |

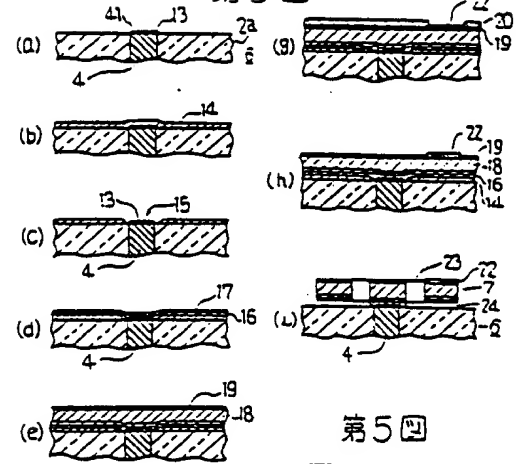
- |          |           |
|----------|-----------|
| 1 基板表面   | 2 層間絶縁層   |
| 3 回路パターン | 4 スルホール導体 |
| 5 外部端子ピン |           |

第2図

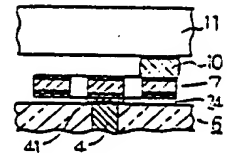


- |               |          |
|---------------|----------|
| 4 スルーホール導体    | 6 配線基板   |
| 7 マイクロリッド片    | 8 チップ電極部 |
| 9 スルーホール導体接合部 | 10 はんだ   |
| 11 LSIチップ     | 12 冷却体   |
|               | 22 Au    |

第3図

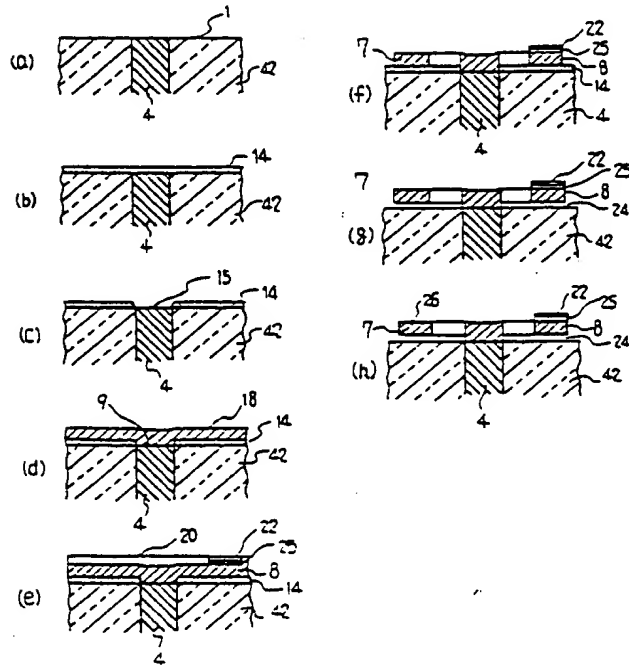


第5図



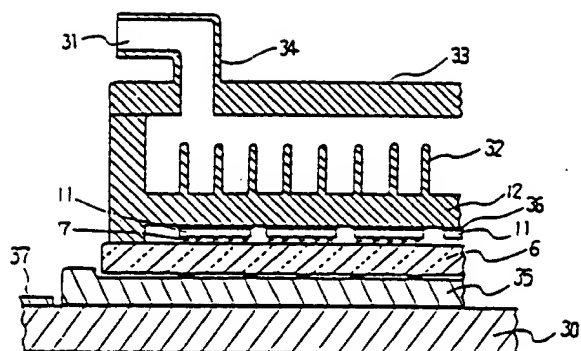
- |           |        |          |        |        |
|-----------|--------|----------|--------|--------|
| 7 マイクロリッド | 13 Ni膜 | 14 Al膜   | 15 Cr膜 | 17 Cu膜 |
| 18 Cu厚膜   | 19 Cr膜 | 20 レジスト膜 | 22 金属  |        |

第4図

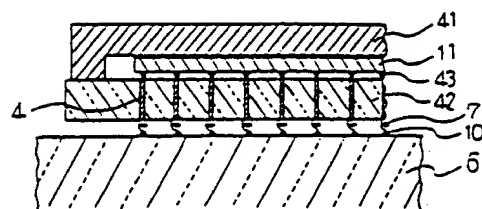




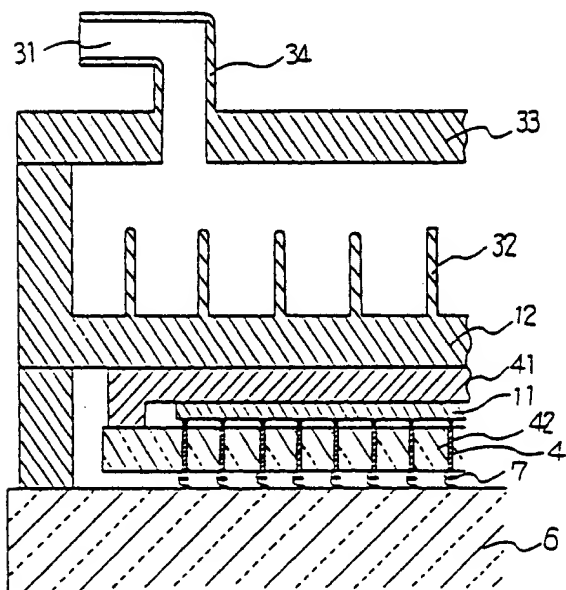
第6図



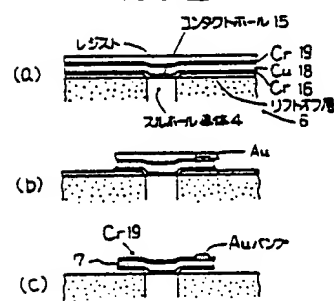
第7図



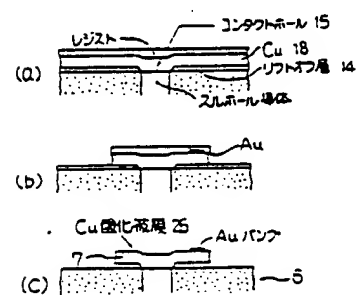
第8図



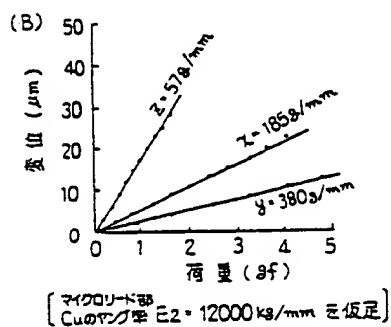
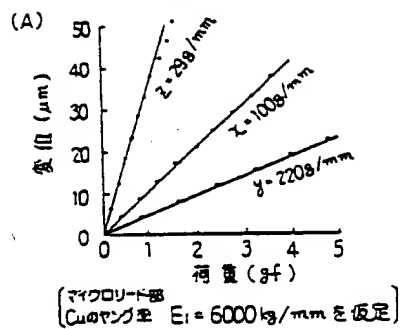
第9図



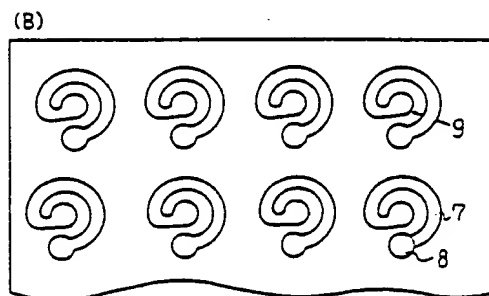
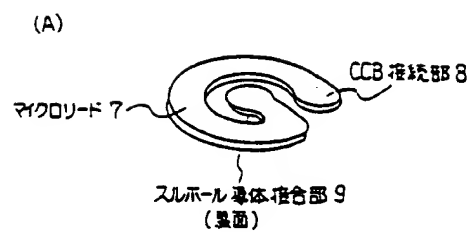
第10図



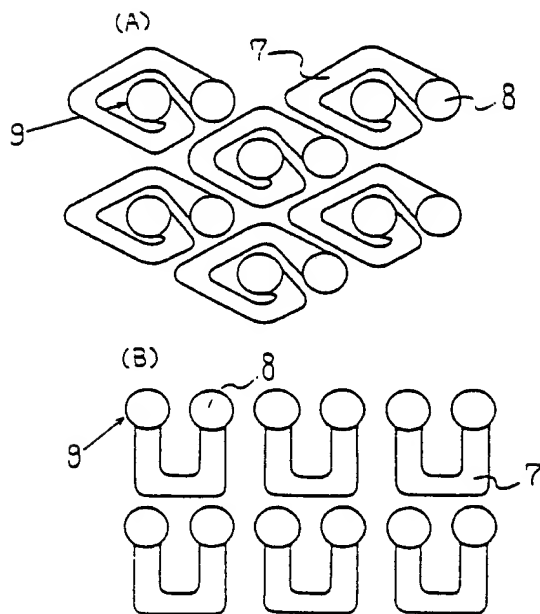
第11図



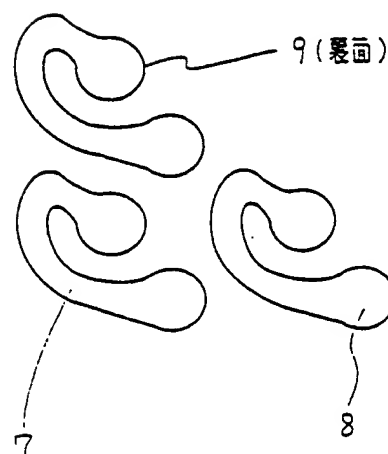
第12図



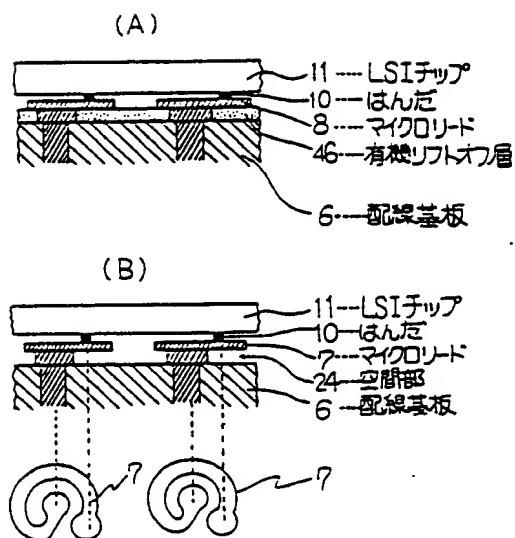
第13図



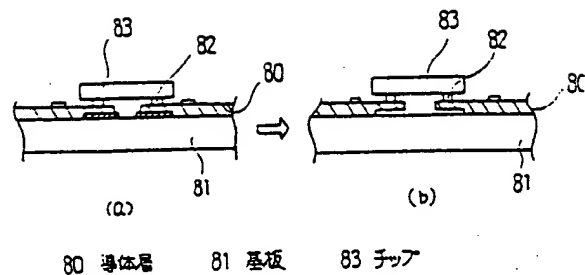
第14図



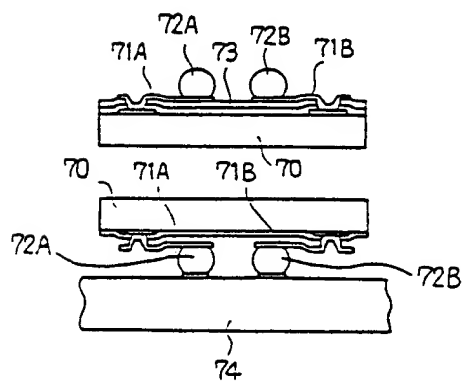
第15図



第16図

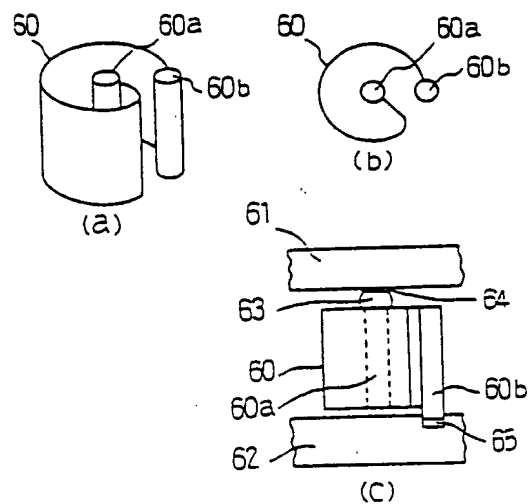


第17図



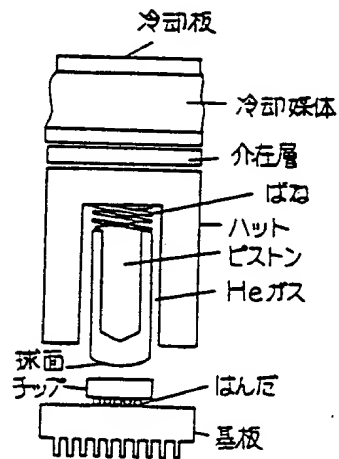
第18図

60 --- 板はね 61 --- チップ 64 --- チップ電極  
60a } ピン 62 --- セラミック基板 65 --- 導体層  
60b }



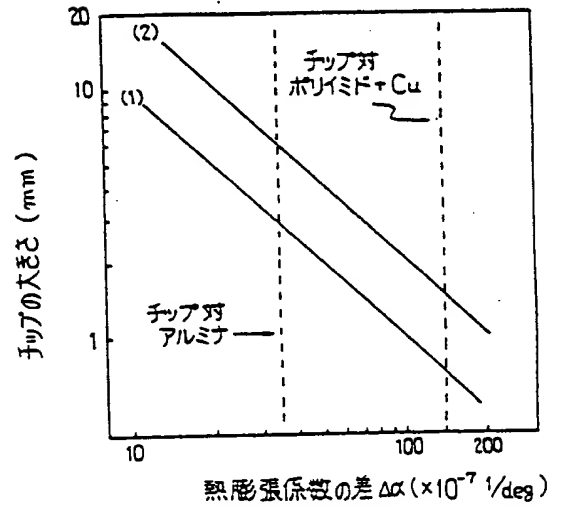
第 19 図

3081 モジュール(TCM)の冷却用ばね  
断面構造



第 20 図

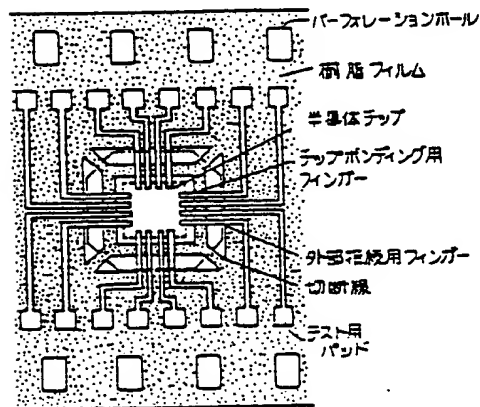
熱膨張係数差によるCCB接続部の寿命限界値



- (1) 100/18 冷熱サイクル使用時  
(2) 通常の冷熱サイクル使用時

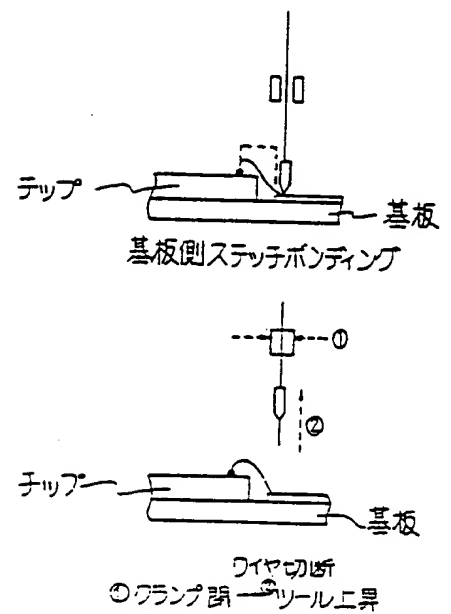
第 21 図

フィルムキャリアの配線例



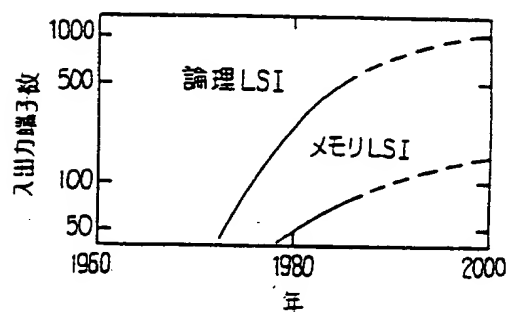
第 22 図

ワイヤボンディング法



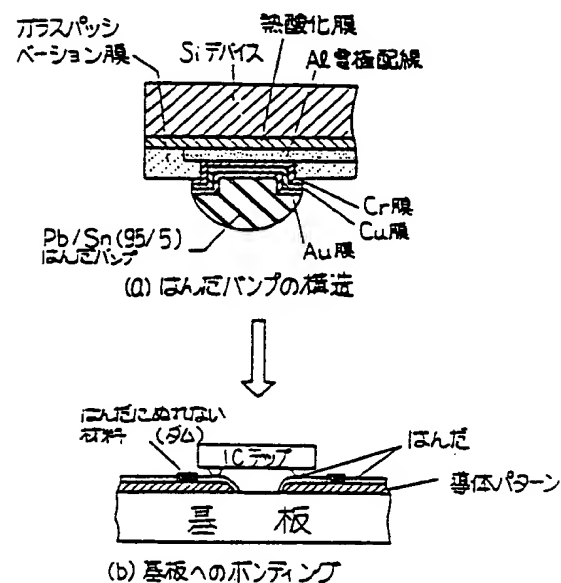
第23図

IC・LISの入出力端子数の増加



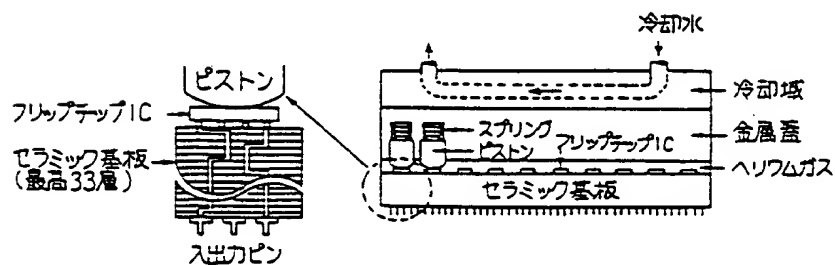
第25図

フリップチップ方式(CCB法)によるICチップの実装法



第24図

IBM3081用熱伝導モジュール(TCM)における  
フリップチップICの接続及び放熱構造



第1頁の続き

優先権主張

⑫昭63(1988)3月14日⑤日本(JP)④特願 昭63-58260

⑫発明者	課田	尚哉	神奈川県横浜市戸塚区吉田町292番地 株式会社日立製作所生産技術研究所内
⑫発明者	坂口	勝	神奈川県横浜市戸塚区吉田町292番地 株式会社日立製作所生産技術研究所内
⑫発明者	村田	晃	神奈川県茅野市堀山下1番地 株式会社日立製作所神奈川工場内